



(19)

(11) Publication number: 09092753 A

Generated Document.

PATENT ABSTRACTS OF JAPAN

(21) Application number: 07248071

(51) Intl. Cl.: H01L 23/12 H05K 3/46

(22) Application date: 26.09.95

(30) Priority:

(43) Date of application
publication: 04.04.97(84) Designated contracting
states:

(71) Applicant: TOSHIBA CORP

(72) Inventor: IYOGI YASUSHI
ASAI HIRONORI
KIMURA KAZUO
KOIWA KAORU
IWASE NOBUO

(74) Representative:

**(54) MULTI-LAYERED
CERAMIC CIRCUIT AND
ITS MANUFACTURING
METHOD**

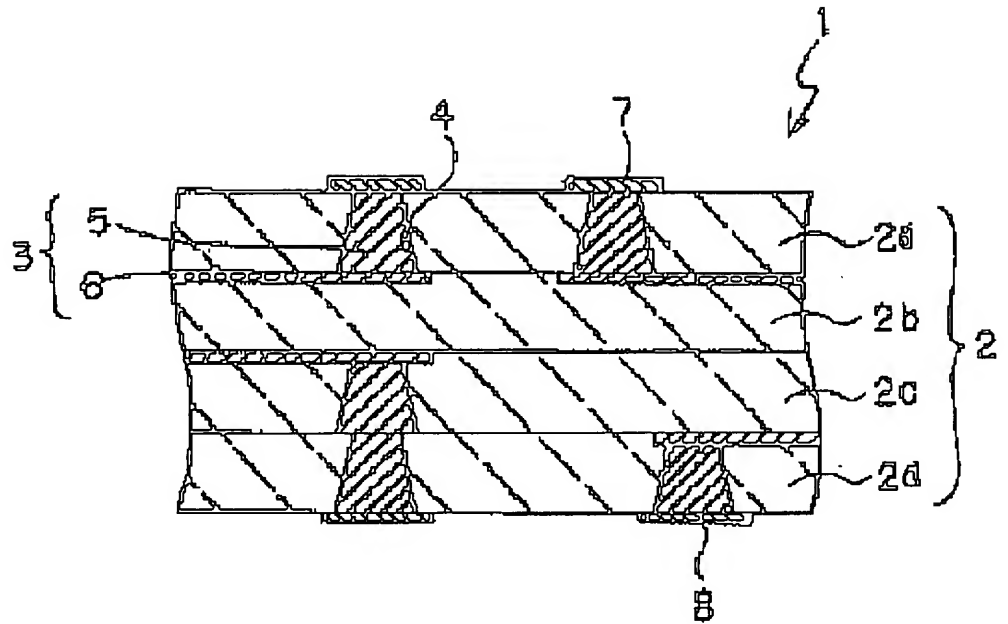
(57) Abstract:

PROBLEM TO BE SOLVED: To prevent occurring of connection failures and increase of electric resistance by filling a number of through holes with a conductive paste with stability and preventing local filling density failure of the conductive paste.

SOLUTION: This multi-layer ceramics circuit substrate 2 is provided with a multi-layered ceramic substrate 2 which is a multi-layered integral body of ceramic layers 2a-2d having through holes and conductive layers 5 which fills the through holes and is formed by concurrent burning with the multi-layered ceramic substance 2. The through hole 4 is conical, etc., in

which the area of one side of an opening 4a is larger than that of the other side of an opening 4b. Filling of the through hole 4 with a conductive paste is performed from the side of the opening 4a of a large area.

COPYRIGHT: (C)1997,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-92753

(43) 公開日 平成9年(1997)4月4日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/12			H 0 1 L 23/12	N
H 0 5 K 3/46			H 0 5 K 3/46	N
				H

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号	特願平7-248071	(71) 出願人	000003078 株式会社東芝 神奈川県川崎市幸区堀川町72番地
(22) 出願日	平成7年(1995)9月26日	(72) 発明者	五代 儀 靖 神奈川県横浜市鶴見区末広町2の4 株式 会社東芝京浜事業所内
		(72) 発明者	浅井 博紀 神奈川県横浜市鶴見区末広町2の4 株式 会社東芝京浜事業所内
		(72) 発明者	木村 和生 神奈川県横浜市鶴見区末広町2の4 株式 会社東芝京浜事業所内
		(74) 代理人	弁理士 須山 佐一

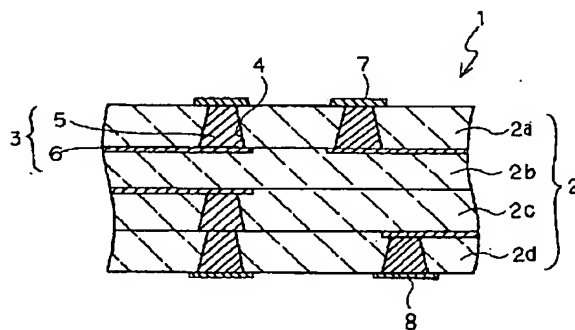
最終頁に続く

(54) 【発明の名称】 多層セラミックス回路基板およびその製造方法

(57) 【要約】

【課題】 多数のスルーホールに対して安定して導体ペーストを充填することを可能にすると共に、スルーホール内部での局所的な導体ペーストの充填密度不良の発生を防止することによって、接続不良の発生や電気抵抗の増大を防止する。

【解決手段】 スルーホール4を有するセラミックス層2a~2dを多層一体化してなる多層セラミックス基板2と、スルーホール4内に充填され、多層セラミックス基板2との同時焼成により形成された導体層5とを具備する多層セラミックス回路基板1である。スルーホール4は、一方の開口部4aの面積が他方の開口部4bの面積より大きい円錐形状等を有している。スルーホール4への導体ペーストの充填は、面積が大きい開口部4a側から実施する。



【特許請求の範囲】

【請求項1】 スルーホールを有するセラミックス層を多層一体化してなる多層セラミックス基板と、少なくとも前記スルーホール内に充填され、前記多層セラミックス基板との同時焼成により形成された導体層とを具備する多層セラミックス回路基板において、前記スルーホールは、一方の開口部の面積が他方の開口部の面積より大きいことを特徴とする多層セラミックス回路基板。

【請求項2】 請求項1記載の多層セラミックス回路基板において、

前記スルーホールの一方の開口部面積を S_1 、他方の開口部面積を S_2 としたとき、 $S_1 \geq 1.1S_2$ を満足することを特徴とする多層セラミックス回路基板。

【請求項3】 複数のセラミックスグリーンシートに、一方の開口部の面積が他方の開口部の面積より大きいスルーホールを形成し、前記スルーホール内に前記面積が大きい開口部側から導体ペーストを充填する工程と、前記導体ペーストを充填した前記複数のセラミックスグリーンシートを積層する工程と、前記セラミックスグリーンシートの積層体と前記導体ペーストとを同時焼成する工程とを有することを特徴とする多層セラミックス回路基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、多層セラミックス回路基板およびその製造方法に関する。

【0002】

【従来の技術】一般に、IC、LSI等の半導体素子のパッケージングには、プラスチックパッケージ、メタルパッケージ、セラミックスパッケージが使用されている。このような半導体用パッケージに対する要望は、半導体素子の高集積化、高速化、多ピン化、大チップ化等に伴って、半導体素子の機械的応力からの保護を主体とすることから、電気的特性の向上や熱的な保護に移行してきている。さらに、パッケージの入出力端子の形成ピッチや配線密度についても、半導体素子の高集積化等に伴って狭ピッチ化および高配線密度化が進められている。

【0003】上述したような半導体用パッケージのうち、セラミックスパッケージは、放熱性、電気的特性、信頼性等をはじめとして総合的に優れていることから、高性能化された半導体素子のパッケージ材料として多用されつつある。このようなセラミックスパッケージには、主としてAl₂O₃が用いられてきたが、近年の半導体素子からの発熱量の増大に伴って、放熱性が特に重要視されるようになってきたため、AlN、SiC、SiN、SiC等の高放熱性セラミックス材料も使用されるようになってきている。

【0004】このようなセラミックスパッケージにおい

ては、スルーホールを形成した多層回路基板をパッケージ基体として用いることが一般的である。このような多層セラミックス回路基板は、まず複数枚のセラミックスグリーンシートをドクターブレード等により形成し、これらシートを所望形状に切断した後、所望の回路パターンに応じて孔開け装置によりシートの上下を貫通するスルーホールを形成する。次いで、各シートに形成したスルーホールに、例えばW等の高融点金属を主成分とする導体ペーストを充填すると共に、シート表面にも回路パターンに応じて導体ペーストを印刷する。このようにして形成したセラミックスグリーンシートを必要枚数重ね、一定の圧力で積層、圧着する。その後、必要な寸法に切断し、脱脂およびセラミックスグリーンシートと導体ペーストとの同時焼成を行うことによって、パッケージ基体等としての多層セラミックス回路基板が得られる。

【0005】

【発明が解決しようとする課題】ところで、上述したような従来の多層セラミックス回路基板においては、高配線密度を実現するために、スルーホールの微細化（スルーホール径の微小化）が進められている。また、スルーホールの形状は、ストレート形状すなわち円柱状とすることが一般的である。このストレート形状のスルーホールは、つまり等を起こすことなく微小径のスルーホールを開けるために、孔形成用ピンと受け型となるダイとのクリアランスを例えば15μm以下と小さくしているためである。

【0006】しかしながら、上述したようなストレート形状のスルーホールは、次工程の導体ペーストの充填時において、スルーホールへの導体ペーストの充填不良が発生しやすいという問題を有している。具体的には、多数のスルーホールのうち導体ペーストが十分に充填されていないスルーホールが発生したり、また見掛け上は導体ペーストが充填されていても、スルーホール内部で局部的に充填密度不良が生じるというような問題が発生している。導体ペーストが十分に充填されていないスルーホールは、当然接続不良を招くし、また局部的な充填密度不良は電気抵抗の増加を招くことになる。このような問題は、スルーホール径を例えば100μm以下と微細化した際に特に顕著に発生する。

【0007】このように、従来の多層セラミックス回路基板においては、多数のスルーホールに対して安定して導体ペーストを充填することを可能にすると共に、スルーホール内部での局部的な導体ペーストの充填密度不良、すなわち空洞等の発生を防止することが課題とされていた。

【0008】本発明は、このような課題に対処するためになされたもので、スルーホールへの導体ペーストの均一充填を可能にすることによって、接続不良の発生や電気抵抗の増大等を再現性よく防止した多層セラミックス

回路基板およびその製造方法を提供することを目的としている。

【0009】

【課題を解決するための手段】本発明の多層セラミックス回路基板は、請求項1に記載したように、スルーホールを有するセラミックス層を多層一体化してなる多層セラミックス基板と、少なくとも前記スルーホール内に充填され、前記多層セラミックス基板との同時焼成により形成された導体層とを具備する多層セラミックス回路基板において、前記スルーホールは一方の開口部の面積が

他方の開口部の面積より大きいことを特徴としている。
【0010】また、本発明の多層セラミックス回路基板の製造方法は、請求項3に記載したように、複数のセラミックスグリーンシートに、一方の開口部の面積が他方の開口部の面積より大きいスルーホールを形成し、前記スルーホール内に前記面積が大きい開口部側から導体ペーストを充填する工程と、前記導体ペーストを充填した前記複数のセラミックスグリーンシートを積層する工程と、前記セラミックスグリーンシートの積層体と導体ペーストとを同時焼成する工程とを有することを特徴として

いる。
【0011】一方の開口部の面積が他方の開口部の面積より大きいスルーホールでは、面積が大きい開口部側から面積が小さい開口部に向けて導体ペーストを充填することによって、裏面側すなわち面積が小さい開口部まで十分に充填圧力が伝わる。これによって、空洞等が発生させることなく、スルーホール内に高密度に導体ペーストを充填することができる。また、スルーホールの充填側開口部が大面積を有していること、部分的なスルーホールに対する導体ペーストの充填不良の発生が防止できる。従って、開口部面積が異なるスルーホール内に充填された導体層によれば、それら全体として電気的な接続不良の発生が抑制できると共に、導体層個々の電気抵抗を低下させることができ、信頼性および電気的特性等の向上を図ることが可能となる。

【0012】

【発明の実施の形態】以下、本発明の実施例について図面を参照して具体的に説明する。

【0013】図1は、本発明の一実施形態による多層セラミックス回路基板の要部構造を示す断面図である。同図に示す多層セラミックス回路基板1は、焼成により多層一体化された複数のセラミックス層、例えば4層のセラミックス層2a、2b、2c、2dを有する多層セラミックス基板2と、この多層セラミックス基板2の内部に設けられた内層配線3とから構成されている。

【0014】ここで、図1では4層のセラミックス層により構成された多層セラミックス基板1を示したが、本発明の多層セラミックス回路基板は特にセラミックス層の層数に限定されるものではなく、2層以上の複数のセラミックス層を有するものであればよい。また、多層セ

ラミックス基板1の材質は特に限定されるものではなく、例えば酸化アルミニウムのような酸化物系セラミックスから窒化アルミニウム、窒化ケイ素等の非酸化物系セラミックスまで種々のセラミックス材料を使用することができる。

【0015】上述した内層配線3は、多層セラミックス基板2の各セラミックス層2a～2dに設けられたスルーホール4内に充填された導体層5と、各セラミックス層2a～2d上に形成された回路導体層6とから構成されている。この内層配線3は所望の内層配線パターンに応じて形成されているものであり、多層セラミックス基板2の表面側に形成された接続パッド7や電極パッド8と電気的に接続されている。

【0016】スルーホール4内に充填された導体層5および各セラミックス層2a～2d上に形成された回路導体層6は、いずれもスルーホール4内に充填した導体ペーストや各セラミックス層2a～2d上に印刷形成した導体ペーストを、多層セラミックス基板2と同時焼成することによって形成したものである。

【0017】ここで、導体層5が充填されるスルーホール4は、図2に拡大して示すように、一方の開口部4aの面積が他方の開口部4bの面積より大きい形状、具体的には円錐状形状を有している。このような開口部面積が異なるスルーホール4を用いると共に、開口面積が大きい開口部（以下、大面積開口部と記す）4a側から開口面積が小さい開口部（以下、小面積開口部と記す）4bに向けて導体ペーストを充填することによって、部分的なスルーホール4に対する導体ペーストの充填不良に基づく接続不良や、スルーホール4内での局所的な充填密度不良による電気抵抗の増加等を防止することができる。すなわち、開口部面積が異なるスルーホール4内に充填された導体層5は、それら全体として電気的な接続不良の発生が抑制できると共に、導体層5個々の充填密度が高いために低電気抵抗が得られ、内層配線としての信頼性および電気的特性に優れるものである。

【0018】すなわち、従来のストレート形状（円柱形状）のスルーホールでは、その内部に導体ペーストをスクリーン印刷法等でスキージを用いて充填する際に、スキージが充填時に空気を巻き込み、これがスルーホールの部分的な充填不良やスルーホール内部での局所的な空洞化を生じさせていることを見出した。これに対して図3に示すように、円錐形状を有するスルーホール4に大面積開口部4a側から導体ペースト9をスキージ10を用いて充填することによって、裏面側すなわち小面積開口部4b側にスキージ10による充填圧力が伝わり易いために、スキージが充填時に空気を巻き込んだとしても、高密度に導体ペースト9を充填することができる。また、充填側開口部4aが大面積を有していることから、部分的なスルーホール4に対する導体ペースト9の充填不良の発生も防止することができる。これらによ

て、全体として電氣的な接続不良の発生が抑制できると共に、導体層5個々の電気抵抗の増大が抑制でき、従って内層配線としての信頼性および電氣的特性に優れた導体層5が得られる。なお、図3において11は印刷用スクリーンであり、12はセラミックスグリーンシートである。

【0019】開口面積が異なるスルーホール4の具体的な形状としては、大面積開口部4aの開口面積を S_1 、小面積開口部4bの開口面積を S_2 としたとき、 $S_1 \geq 1.1S_2$ を満足させることが好ましい。 S_1 が S_2 の1.1倍未満であると、上述した導体ペーストの充填性向上効果を再現性よく得られないおそれがある。大面積開口部4aの開口面積 S_1 と小面積開口部4bの開口面積 S_2 との差は $S_1 \geq 1.2S_2$ を満足させることがより好ましい。ただし、あまり差を大きくしすぎると、小面積開口部4bの開口面積 S_2 が小さくなりすぎると、内層配線としての信頼性が逆に失われる可能性があるため、 $S_1 \leq 2.0S_2$ とすることが好ましい。

【0020】また、具体的なスルーホール4の開口径は、多層セラミックス回路基板1内の配線密度等に応じて設定するものであるが、本発明はスルーホール4の開口径が $100\mu\text{m}$ 以下と小さくしなければならない場合に特に効果的である。なお、ここで言う開口径は大面積開口部4aの開口径(D_1)であり、小面積開口部4bの開口径(D_2)はそれに応じて設定される。さらに、スルーホール4の開口径(D : D_1)とセラミックス層2a~2dの厚さ(t)により決定されるスルーホール4のアスペクト比(t/D_1)が大きい場合に対して有効であり、具体的には上記アスペクト比が3以上であるスルーホール4に対して効果的である。このように、本発明は大面積開口部4aの開口径 D_1 が $100\mu\text{m}$ 以下で、上記アスペクト比が3以上でスルーホール4、すなわち高密度配線用のスルーホール4に対して特に効果的である。

【0021】図1に示した多層セラミックス回路基板1は、例えば図4に示すように、半導体パッケージ13のパッケージ基体等として用いられる。図4を参照して、本発明の多層セラミックス回路基板の具体的な使用例である半導体パッケージ13について説明する。なお、多層セラミックス回路基板1の基本的な構成は重複するため省略する。

【0022】すなわち、多層セラミックス回路基板1の内部に設けられた内層配線3は、前述したように、多層セラミックス回路基板1の表面側(上面側)に設けられた接続パッド7および裏面側(下面側)に設けられた電極パッド8と電氣的に接続されており、電極パッド8上には外部接続端子となるバンプ端子14がそれぞれ接合されている。また、多層セラミックス回路基板1の表面側には、リッド15に接合された状態で半導体素子16が実装されており、この半導体素子16の電極(バンプ

電極)17は、多層セラミックス回路基板1の表面側の接続パッド7と電氣的に接続されている。リッド15は、多層セラミックス回路基板1の外周部に封着材18を介して接合されており、またリッド14上には放熱フィン19が接合されている。リッド15としては、セラミックス製リッドや金属製リッド等が用いられる。

【0023】このような構成の半導体パッケージ13においては、パッケージ基体(多層セラミックス回路基板1)の内層配線3が接続信頼性に優れると共に、配線抵抗が小さく、その結果として信号遅延等が抑制できることから、半導体素子16の動作特性の向上を図ることが可能となる。このことは特に高周波動作型の半導体素子16に対して効果的である。

【0024】なお、図4では本発明の多層セラミックス回路基板1をBGA用のパッケージ基体に適用した例を示したが、本発明の多層セラミックス回路基板はPGA等の他の半導体パッケージの基体、さらには半導体実装用多層回路基板、MCM用多層回路基板等、種々の回路基板として使用することができる。また、平板型の多層セラミックス回路基板に限らず、キャビティを有する多層セラミックス回路基板等に本発明を適用することも可能である。

【0025】次に、上述した多層セラミックス回路基板1の製造方法について説明する。

【0026】まず、複数のセラミックス層2a~2dとなる複数枚(ここでは4枚)のセラミックスグリーンシートを用意する。なお、ここで言うセラミックスグリーンシートとは、適量の焼結助剤を含むセラミックス原料粉末を、適量の有機バインダや有機溶剤と共に混合し、これをドクターブレード法等の公知の成形方法でシート状に成形したものである。

【0027】次に、各セラミックスグリーンシートに、内層配線パターンに応じて円錐形状を有するスルーホール4を形成する。このような円錐形状を有するスルーホール4は、以下に示すような孔開け法を適用することで容易に得ることができる。

【0028】ここで、スルーホール4の形成は、例えば図5に示すように、受け型となるダイ21とピン22とを用いたパンチング装置を用いて行われる。そして、円錐形状を有するスルーホール4を形成する場合には、図5(a)に示すように、ダイ21側の穴径 d_1 とピン22の径 d_2 とのクリアランス($(d_1 - d_2)/2$)を大きく設定することによって、図5(b)に示すように、セラミックスグリーンシート23にダイ21側の開口面積をピン22側の開口面積より大きくしたスルーホール4、すなわち円錐状のスルーホール4を形成することができる。

【0029】ダイ21側の穴径 d_1 とピン22の径 d_2 とのクリアランスは、目的とする開口面積差、ピン22の押圧力、セラミックスグリーンシート23の密度等に

応じて設定するものとするが、前述した $S_1 \geq 1.1S_2$ を満足させるためには $22\mu\text{m}$ 以上とすることが好ましい。また、円錐状のスルーホール4を形成する上でセラミックスグリーンシート23の密度も重要であり、セラミックスグリーンシート23の変形を抑制して安定に円錐状のスルーホール4を形成するために、比較的高密度のセラミックスグリーンシート23を用いることが好ましい。

【0030】なお、クリアランスを大きくした場合に、打抜きかすが発生しやすくなるおそれがあるが、このような打抜きかすの防止に対してもセラミックスグリーンシート23の高密度化は有効である。さらに、パンチング時に空気を送り込んでかすの付着を防いだり、打抜き時の摩擦による静電気でセラミックスグリーンシート23が帯電することを防止する等の対策も、打抜きかすによるつまりの防止に対して有効である。

【0031】また、図6に示すように、先端形状を半球状としたピン24を用いて、セラミックスグリーンシート23を打抜くことによっても、図6(b)に示すように、セラミックスグリーンシート23にダイ21側の開口面積をピン24側の開口面積より大きくしたスルーホール4、すなわち略円錐状のスルーホール4を形成することができる。これは、先端形状を半球状としたピン24によれば、ピン24とダイ21とのクリアランスが一定にならないことに加えて、打抜き性が多少低下するため、ピン24側はピン径並に打抜くことができるものの、ダイ21側はセラミックスグリーンシート23が引きちぎられるような形態を示し、ピン径より大きな開口部が得られる。このようにして、略円錐状のスルーホール4が形成される。この場合にも、上記と同様に比較的高密度のセラミックスグリーンシート23を使用することが好ましく、その他の打抜きかす防止対策についても同様である。

【0032】さらに、大出力のレーザ光、例えば出力150W程度のYAGレーザ等を用いて、セラミックスグリーンシートに一括してスルーホールを形成することによっても、円錐状のスルーホール4を形成することができる。レーザ光によるスルーホールの一括形成は、例えばマスク等でスルーホール形成部位以外を覆うと共に、マスク上からレーザ光を一括照射することで実施する。

【0033】上述したような方法で円錐状のスルーホール4をセラミックスグリーンシートに形成した後、図3に示したように、大面積開口部4a側から導体ペースト9をスキージ10を用いて充填する。このようにしてスルーホール4に導体ペースト9を充填することによって、前述したように、全てのスルーホール4に対して高密度で導体ペースト9を充填することができる。次いで、内層配線パターンに応じて、各セラミックスグリーンシート上に導体ペーストを、スクリーン印刷等により塗布する。

【0034】この後、上記スルーホール4内に導体ペーストを充填すると共に、表面に導体ペーストを印刷した複数のセラミックスグリーンシートを積層し、これを加熱しつつ加圧する。このグリーンシート圧着体をセッタ等の焼成治具上に配置して、所定のガス雰囲気中で焼成する。このようにして、セラミックスグリーンシートと導体ペーストとを同時焼成することで、本発明の多層セラミックス回路基板が得られる。

【0035】

10 【実施例】次に、本発明の具体的な実施例について説明する。

【0036】実施例1

まず、複数枚の窒化アルミニウムグリーンシートを用意し、これらに図5に示した方法で円錐状のスルーホールを形成した。この際、ダイ21とピン22とのクリアランスは $30\mu\text{m}$ に設定した。得られたスルーホールの形状は、大面積開口部の開口径が約 $100\mu\text{m}$ で、小面積開口部の開口径が約 $60\mu\text{m}$ であった。次いで図3に示したように、これらスルーホール4内にタングステンペーストを大面積開口部4a側からスキージ10を用いて充填した。このタングステンペーストを乾燥させた後、小面積開口部側を表面として、窒化アルミニウムグリーンシート上にタングステンペーストを印刷した。

20 【0037】次に、これら窒化アルミニウムグリーンシートを積層し、さらに $100\text{k}\psi$ の圧力でプレスして積層成形体を作製した。この積層成形体を基板寸法に切断し、窒素気流中にて脱脂した後、窒化アルミニウム製の焼成治具内に配置した状態で窒素中にて 2093K で焼成し、窒化アルミニウムとタングステンとを同時に焼成することによって、多層窒化アルミニウム回路基板を得た。なお、表面のパッド部にはメッキを施した。

30 【0038】また、本発明との比較例として、窒化アルミニウムグリーンシートにストレート形状のスルーホール（開口径=約 $100\mu\text{m}$ ）を形成する以外は、上記実施例1と同様にして、多層窒化アルミニウム回路基板を作製した。

40 【0039】このようにして得た実施例1および比較例1による各多層窒化アルミニウム回路基板の配線状態を検査したところ、実施例1による多層窒化アルミニウム回路基板では配線のオープンは全くなかったのに対して、比較例1による多層窒化アルミニウム回路基板では約35%の配線にオープンが発生していた。また、これら各多層窒化アルミニウム回路基板の配線抵抗を調べたところ、実施例1では比較例1の約80%の配線抵抗が得られ、低抵抗配線が実現できることを確認した。さらに、実施例1の内層配線の断面構造を走査型電子顕微鏡で観察したところ、気泡の存在は全く見られなかった。

【0040】実施例2

50 窒化アルミニウムグリーンシートに図6に示した方法で、略円錐状のスルーホールを形成する以外は、上記実

施例1と同様にして、多層窒化アルミニウム回路基板を作製した。なお、得られたスルーホールは、大面積開口部の開口径が約 $100\mu\text{m}$ で、小面積開口部の開口径が約 $85\mu\text{m}$ であった。このようにして得た多層窒化アルミニウム回路基板も、実施例1と同様に良好な特性を有するものであった。

【0041】実施例3

窒化アルミニウムグリーンシートに出力150WのYAGレーザを用いて、略円錐状のスルーホールを形成する以外は、上記実施例1と同様にして、多層窒化アルミニウム回路基板を作製した。なお、得られたスルーホールの形状は、大面積開口部の開口径が約 $100\mu\text{m}$ であった。このようにして得た多層窒化アルミニウム回路基板も、実施例1と同様に良好な特性を有するものであった。

【0042】

【発明の効果】以上説明したように、本発明によれば、多数のスルーホールに対して安定して導体ペーストを充填することができると共に、スルーホール内部での局所的な導体ペーストの充填密度不良を防止することができるため、接続信頼性に優れると共に低配線抵抗を有する多層セラミックス回路基板を再現性よく提供することが可能となる。

*【図面の簡単な説明】

【図1】 本発明の多層セラミックス回路基板の一実施形態を示す要部断面図である。

【図2】 図1に示す多層セラミックス回路基板のスルーホール部分を拡大して示す断面図である。

【図3】 スルーホールへの導体ペーストの充填状態を示す断面図である。

【図4】 図1に示す多層セラミックス回路基板を用いて作製した半導体パッケージの一構成例を示す断面図である。

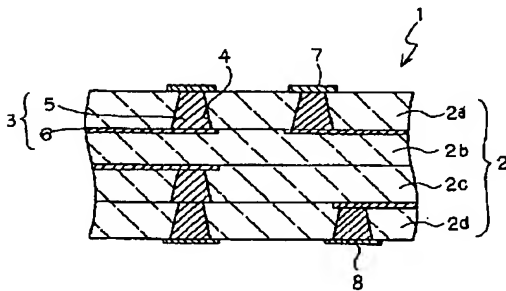
【図5】 円錐状スルーホールの一形成方法を示す図である。

【図6】 円錐状スルーホールの他の形成方法を示す図である。

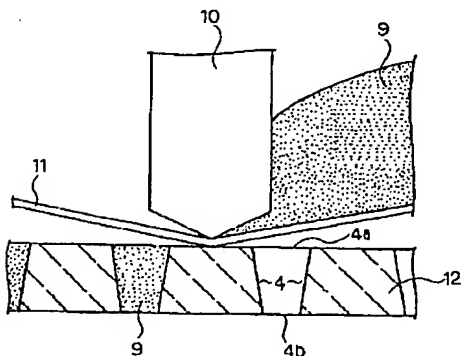
【符号の説明】

- 1 ……多層セラミックス回路基板
- 2 ……多層セラミックス基板
- 3 ……内層配線
- 4 ……円錐状スルーホール
- 5 ……スルーホール内に充填された導体層
- 6 ……導体回路層

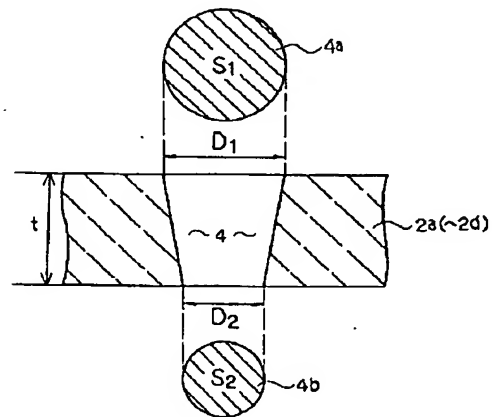
【図1】



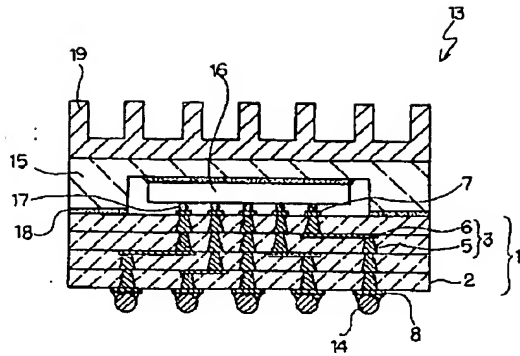
【図3】



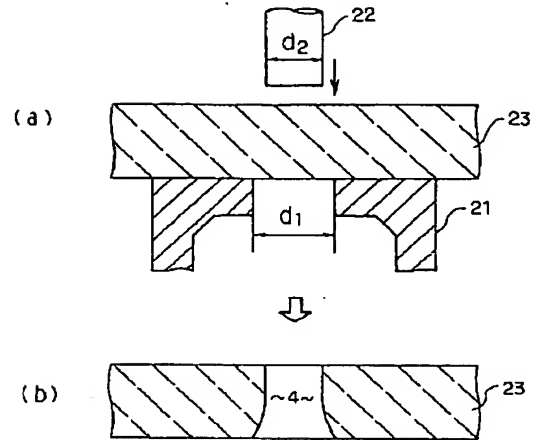
【図2】



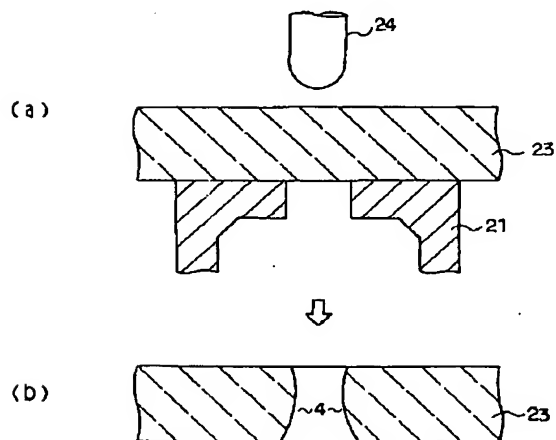
【図4】



【図5】



【図6】



フロントページの続き

(72)発明者 小岩 馨
神奈川県横浜市鶴見区末広町2の4 株式
会社東芝京浜事業所内

(72)発明者 岩瀬 暢男
神奈川県横浜市鶴見区末広町2の4 株式
会社東芝京浜事業所内

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

Bibliography

(19) [Publication country] Japan Patent Office (JP)
(12) [Kind of official gazette] Open patent official report (A)
(11) [Publication No.] JP, 9-92753, A
(43) [Date of Publication] April 4, Heisei 9 (1997)
(54) [Title of the Invention] The multilayer ceramic circuit board and its manufacture approach
(51) [International Patent Classification (6th Edition)]
H01L 23/12
H05K 3/46

[FI]

H01L 23/12 N
H05K 3/46 N

H

[Request for Examination] Un-asking.

[The number of claims] 3

[Mode of Application] OL

[Number of Pages] 7

(21) [Application number] Japanese Patent Application No. 7-248071

(22) [Filing date] September 26, Heisei 7 (1995)

(71) [Applicant]

[Identification Number] 000003078

[Name] Toshiba Corp.

[Address] 72, Horikawa-cho, Saiwai-ku, Kawasaki-shi, Kanagawa-ken

(72) [Inventor(s)]

[Name] Iyogi **

[Address] 2-4, Suehiro-cho, Tsurumi-ku, Yokohama-shi, Kanagawa-ken The Toshiba Corp. Keihin business within a station

(72) [Inventor(s)]

[Name] Azai Hironori

[Address] 2-4, Suehiro-cho, Tsurumi-ku, Yokohama-shi, Kanagawa-ken The
Toshiba Corp. Keihin business within a station

(72) [Inventor(s)]

[Name] Kimura Sum student

[Address] 2-4, Suehiro-cho, Tsurumi-ku, Yokohama-shi, Kanagawa-ken The
Toshiba Corp. Keihin business within a station

(72) [Inventor(s)]

[Name] Koiwa **

[Address] 2-4, Suehiro-cho, Tsurumi-ku, Yokohama-shi, Kanagawa-ken The
Toshiba Corp. Keihin business within a station

(72) [Inventor(s)]

[Name] Iwase Nobuo

[Address] 2-4, Suehiro-cho, Tsurumi-ku, Yokohama-shi, Kanagawa-ken The
Toshiba Corp. Keihin business within a station

(74) [Attorney]

[Patent Attorney]

[Name] Suyama Saichi

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

Epitome

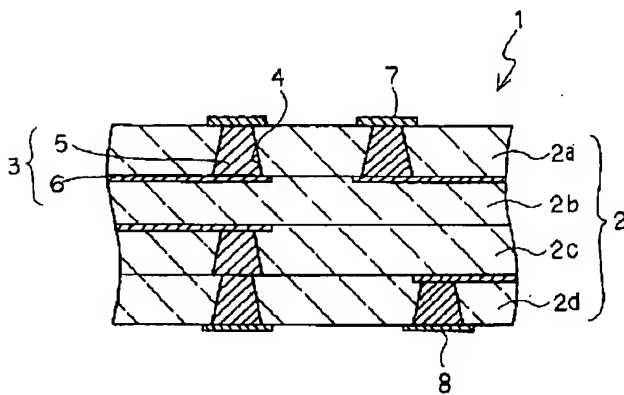
(57) [Abstract]

[Technical problem] While making it possible to be stabilized to many through holes and to be filled up with conductive paste, a faulty connection's generating and buildup of electric resistance are prevented by preventing generating of the poor pack density of the local conductive paste inside a through hole.

[Means for Solution] It is the multilayer ceramic circuit board 1 possessing the multilayer ceramic substrate 2 which comes to carry out

the multilayer unification of the ceramic layers 2a-2d which have a through hole 4, and the conductor layer 5 with which it filled up in the through hole 4 and which was formed of simultaneous baking with the multilayer ceramic substrate 2. The through hole 4 has the cone configuration where the area of one opening 4a is larger than the area of opening 4b of another side etc. Restoration of the conductive paste to a through hole 4 is carried out from the opening 4a side with a large area.

[Translation done.]



[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It is the multilayer ceramic circuit board characterized by said through hole having an area of one opening larger than the area of opening of another side in the multilayer ceramic circuit board

possessing the multilayer ceramic substrate which comes to carry out the multilayer unification of the ceramic layer which has a through hole, and the conductor layer with which it filled up in said through hole at least, and which was formed of simultaneous baking with said multilayer ceramic substrate.

[Claim 2] It sets to the multilayer ceramic circuit board according to claim 1, and they are S1 and the opening area of another side about one opening area of said through hole S2 When it carries out, it is $S1 \geq 1.1S2$. The multilayer ceramic circuit board characterized by being satisfied.

[Claim 3] The manufacture approach of the multilayer ceramic circuit board characterized by having the process with which the through hole where the area of one opening is larger than the area of opening of another side is formed in two or more ceramic green sheets, and said area fills up conductive paste into them from a large opening side in said through hole, and the process which carries out simultaneous baking of laminating soot *****, and the layered product and said conductive paste of said ceramic green sheet for said two or more ceramic green sheets filled up with said conductive paste.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the multilayer ceramic circuit board and its manufacture approach.

[0002]

[Description of the Prior Art] Generally, the plastic package, the metal package, and the ceramic package are used for the packaging of

semiconductor devices, such as IC and LSI. Since the want to such a package for semi-conductors makes a subject protection from the mechanical stress of a semiconductor device with high integration of a semiconductor device, improvement in the speed, the formation of many pins, the formation of a large chip, etc., it is shifting to improvement and thermal protection of electrical characteristics. Furthermore, formation of a ** pitch and your kind consideration linear-density-ization are advanced with high integration of a semiconductor device etc. also with the formation pitch and wiring consistency of an input/output terminal of a package.

[0003] A ceramic package is being used abundantly as a package ingredient of the high-performance-ized semiconductor device among packages for semi-conductors which were mentioned above from excelling in targets including synthesis, such as heat dissipation nature, electrical characteristics, and dependability. In such a ceramic package, it is mainly aluminum 203. Although used, in order to attach importance to especially heat dissipation nature with buildup of the calorific value from a semiconductor device in recent years, high heat dissipation nature ceramic ingredients, such as AlN, Si₃N₄, and SiC, are also used increasingly.

[0004] In such a ceramic package, it is common to use the multilayered circuit board in which the through hole was formed, as a package base. After such the multilayer ceramic circuit board forms the ceramic green sheet of two or more sheets with a doctor blade etc. first and cuts these sheets in a request configuration, it forms the through hole which penetrates the upper and lower sides of a sheet with drilling equipment according to a desired circuit pattern. Subsequently, while filling up the through hole formed in each sheet with the conductive paste which uses refractory metals, such as W, as a principal component, according to a circuit pattern, conductive paste is printed also on a sheet front face. thus, the formed ceramic green sheet -- a need number-of-sheets pile and -- the pressure of a law -- a laminating -- it is stuck by pressure. Then, the multilayer ceramic circuit board as a package base etc. is obtained by cutting in a required dimension and performing simultaneous baking with cleaning and a ceramic green sheet, and conductive paste.

[0005]

[Problem(s) to be Solved by the Invention] By the way, in the conventional multilayer ceramic circuit board which was mentioned above, in order to realize linear density of your kind consideration, detailed-ization (micrifying of the diameter of a through hole) of a through hole

is advanced. Moreover, the shape of a straight-way type [the configuration of a through hole], i.e., suppose that it is cylindrical, is common. the through hole of the shape of this straight-way type -- getting it blocked -- etc. -- path clearance with the die which wins popularity with the pin for hole formation, and serves as a mold in order to open the through hole of the diameter of minute, without starting -- for example, 15 micrometers It is because it is made small the following.

[0006] However, the through hole of the shape of a straight-way type which was mentioned above has the problem of being easy to generate the short shot of the conductive paste to a through hole at the time of restoration of the conductive paste of degree process. Even if the through hole where it does not fully fill up with conductive paste among many through holes specifically occurs and it fills up with conductive paste seemingly, the problem that poor pack density arises locally inside a through hole has occurred. Naturally the through hole where it does not fully fill up with conductive paste will invite a faulty connection, and local poor pack density will cause the increment in electric resistance. such a problem -- the diameter of a through hole -- for example, -- When it is made detailed with 100 micrometers or less, it generates notably especially.

[0007] Thus, in the conventional multilayer ceramic circuit board, while making it possible to be stabilized to many through holes and to be filled up with conductive paste, to prevent generating of the poor pack density of the local conductive paste inside a through hole, i.e., a cavity etc., was made into the technical problem.

[0008] This invention was made in order to cope with such a technical problem, and it aims at offering the multilayer ceramic circuit board which prevented a faulty connection's generating, buildup of electric resistance, etc. with sufficient repeatability, and its manufacture approach by enabling homogeneity restoration of the conductive paste to a through hole.

[0009]

[Means for Solving the Problem] In the multilayer ceramic circuit board possessing the multilayer ceramic substrate which comes to carry out the multilayer unification of the ceramic layer which has a through hole as the multilayer ceramic circuit board of this invention was indicated to claim 1, and the conductor layer with which it filled up in said through hole at least and which was formed of simultaneous baking with said multilayer ceramic substrate, said through hole is characterized by the area of one opening being larger than the area of opening of another

side.

[0010] Moreover, the manufacture approach of the multilayer ceramic circuit board of this invention As indicated to claim 3, to two or more ceramic green sheets The process with which the through hole where the area of one opening is larger than the area of opening of another side is formed, and said area fills up conductive paste from a large opening side in said through hole, It is characterized by having the process which carries out simultaneous baking of the process which carries out the laminating of said two or more ceramic green sheets filled up with said conductive paste, and the layered product and conductive paste of said ceramic green sheet.

[0011] In the through hole where the area of one opening is larger than the area of opening of another side, when area is filled up with conductive paste towards small opening from an opening side with a large area, filling pressure is fully transmitted to a rear-face side, i.e., opening with a small area. By this, high density can be filled up with conductive paste in a through hole, without generating a cavity etc. Moreover, restoration side opening of a through hole having the large area and generating with poor restoration of the conductive paste to a partial through hole can be prevented. Therefore, according to the conductor layer with which it filled up in the through hole where opening area differs, while being able to control generating of a faulty connection electric as these whole, the electric resistance of conductor-layer each can be reduced and it becomes possible to aim at improvement in dependability, electrical characteristics, etc.

[0012]

[Embodiment of the Invention] Hereafter, the example of this invention is concretely explained with reference to a drawing.

[0013] Drawing 1 is the sectional view showing the important section structure of the multilayer ceramic circuit board by 1 operation gestalt of this invention. two or more ceramic layers in which the multilayer unification of the multilayer ceramic circuit board 1 shown in this drawing was carried out by baking -- for example, -- It consists of ceramic four-layer layer 2a, 2b, a multilayer ceramic substrate 2 that has 2c and 2d, and inner layer wiring 3 prepared in the interior of this multilayer ceramic substrate 2.

[0014] Here, it is at drawing 1. Although the multilayer ceramic substrate 1 constituted by the four-layer ceramic layer was shown, especially the multilayer ceramic circuit board of this invention is not limited to the number of layers of a ceramic layer, What is necessary is just to have two or more ceramic layers more than two-layer. Moreover,

especially the construction material of the multilayer ceramic substrate 1 is not limited, and can use various ceramic ingredients even for non-oxide system ceramics, such as aluminum nitride and silicon nitride, from oxide system ceramics like an aluminum oxide.

[0015] The inner layer wiring 3 mentioned above consists of a conductor layer 5 with which it filled up in the through hole 4 established in each ceramic layers 2a-2d of the multilayer ceramic substrate 2, and a circuit conductor layer 6 formed on each ceramic layer 2a-2d. This inner layer wiring 3 is electrically connected with the connection pad 7 and the electrode pad 8 which are formed according to the desired inner layer circuit pattern, and were formed in the front-face side of the multilayer ceramic substrate 2.

[0016] The circuit conductor layer 6 formed on conductor-layer [with which it filled up in the through hole 4] 5, and each ceramic layer 2a-2d forms the conductive paste with which each was filled up in the through hole 4, and the conductive paste which carried out printing formation on each ceramic layer 2a-2d by carrying out simultaneous baking with the multilayer ceramic substrate 2.

[0017] Here, on the configuration where the area of one opening 4a is larger than the area of opening 4b of another side, and the concrete target, it has the cone-like configuration so that the through hole 4 where it fills up with a conductor layer 5 may be expanded to drawing 2 and may be shown. being such -- opening -- area -- differing -- a through hole -- four -- using -- while -- opening -- area -- being large -- opening (it is hereafter described as large area opening) -- four -- a -- a side -- from -- opening -- area -- being small -- opening (the following and a facet -- it is described as product opening) -- four -- b -- turning -- conductive paste -- being filled up -- things -- being partial -- a through hole -- four -- receiving -- conductive paste -- restoration -- poor -- being based -- a faulty connection -- a through hole -- four -- inside -- being local -- pack density -- a defect -- depending -- electric resistance -- an increment -- etc. etc. -- it can prevent -- . That is, since the pack density of conductor-layer 5 each is high, low electric resistance is acquired, and the conductor layer 5 with which it filled up in the through hole 4 where opening area differs is excellent in the dependability and electrical characteristics as inner layer wiring while being able to control generating of a faulty connection electric as these whole.

[0018] That is, in the through hole of the shape of a conventional straight-way type (the shape of a cylindrical shape), when using conductive paste for the interior with screen printing etc. and filling

it up with a squeegee, the squeegee involved in air at the time of restoration, and this found out producing the local cavitation inside the partial short shot of a through hole, or a through hole. On the other hand, high density can be filled up with conductive paste 9 though a squeegee involves in air at the time of restoration, since the filling pressure by the squeegee 10 tends to get across to a rear-face, i.e., small area opening 4b, side by using conductive paste 9 for the through hole 4 which has a cone configuration, and filling it up with a squeegee 10 from the large area opening 4a side as shown in drawing 3. Moreover, generating with poor restoration of the conductive paste 9 to the partial through hole 4 can also be prevented from restoration side opening 4a having the large area. The conductor layer 5 which could control buildup of the electric resistance of conductor-layer 5 each, therefore was excellent in the dependability and electrical characteristics as inner layer wiring with these while being able to control generating of a faulty connection electric as a whole is obtained. In addition, in drawing 3, 11 is a screen for printing, and 12 is a ceramic green sheet.

[0019] As a concrete configuration of a through hole 4 where opening area differs, it is the opening area of S1 and small area opening 4b about the opening area of large area opening 4a S2. When it carries out, it is $S1 \geq 1.1S2$. It is desirable to make it satisfied. S1 S2 There is a possibility that the restoration disposition top effectiveness of the conductive paste mentioned above as they are less than 1.1 times cannot be acquired with sufficient repeatability. Opening area S1 of large area opening 4a Opening area S2 of small area opening 4b A difference is $S1 \geq 1.2S2$. It is more desirable to make it satisfied. however -- not much -- a difference -- large -- carrying out -- passing -- a facet -- opening area S2 of product opening 4b if it becomes small too much, since the dependability as inner layer wiring may be lost by reverse -- $S1 \leq 2.0S2$ ** -- carrying out is desirable.

[0020] Moreover, although the concrete diameter of opening of a through hole 4 is set up according to the wiring consistency in the multilayer ceramic circuit board 1 etc., for this invention, the diameter of opening of a through hole 4 is 100 micrometers. It is effective especially when it must be made small the following. In addition, the diameter of opening said here is a diameter of opening of large area opening 4a (D1), and the diameter of opening of small area opening 4b (D2) is set up according to it. Furthermore, to the case where the aspect ratio (t/D1) of the through hole 4 determined with the diameter of opening of a through hole 4 (D:D1) and ceramic layers [2a-2d]

thickness (t) is large, it is effective and the above-mentioned aspect ratio specifically It is effective to the through hole 4 which is three or more. Thus, this invention is the diameter D1 of opening of large area opening 4a. 100 micrometers It is the following and the above-mentioned aspect ratio It is [as opposed to / especially / a through hole 4 4, i.e., the through hole for high density wiring,] effective at three or more.

[0021] The multilayer ceramic circuit board 1 shown in drawing 1 is used as a package base of a semiconductor package 13 etc., as shown in drawing 4 . With reference to drawing 4 , the semiconductor package 13 which is the concrete example of an activity of the multilayer ceramic circuit board of this invention is explained. In addition, since the fundamental configuration of the multilayer ceramic circuit board 1 overlaps, it is omitted.

[0022] That is, as the inner layer wiring 3 prepared in the interior of the multilayer ceramic circuit board 1 was mentioned above, it connects with the electrode putt 8 prepared in the connection putt [which was prepared in the front-face side (top-face side) of the multilayer ceramic circuit board 1] 7, and rear-face side (underside side) electrically, and the bump terminal 14 used as an external connection terminal is joined on the electrode pad 8, respectively. Moreover, the semiconductor device 16 is mounted in the front-face side of the multilayer ceramic circuit board 1 in the condition of having been joined to the lid 15, and the electrode (bump electrode) 17 of this semiconductor device 16 is electrically connected with the connection putt 7 by the side of the front face of the multilayer ceramic circuit board 1. The lid 15 is joined to the periphery section of the multilayer ceramic circuit board 1 through the sealing material 18, and the radiation fin 19 is joined on the lid 14. As a lid 15, the lid made from the lid metallurgy group made from the ceramics etc. is used.

[0023] In the semiconductor package 13 of such a configuration, while the inner layer wiring 3 of a package base (multilayer ceramic circuit board 1) is excellent in connection dependability, wiring resistance is small, and since signal delay etc. can be controlled as the result, it becomes possible to aim at improvement in the operating characteristic of a semiconductor device 16. This is effective to especially the semiconductor device 16 of a high-frequency-operation mold.

[0024] In addition, although drawing 4 showed the example which applied the multilayer ceramic circuit board 1 of this invention to the package base for BGA, the multilayer ceramic circuit board of this invention can be used for the base of other semiconductor packages, such as PGA, and a

pan as the various circuit boards, such as a multilayered circuit board for semi-conductor mounting, and a multilayered circuit board for MCM. Moreover, it is possible not only the multilayer ceramic circuit board of a plate mold but to apply this invention to the multilayer ceramic circuit board which has a cavity.

[0025] Next, the manufacture approach of the multilayer ceramic circuit board 1 mentioned above is explained.

[0026] First, the ceramic green sheet of two or more sheets (here four sheets) used as two or more ceramic layers 2a-2d is prepared. In addition, the ceramic raw material powder containing the sintering acid of optimum dose is mixed with the ceramic green sheet said here with the organic binder and organic solvent of optimum dose, and this is fabricated by the well-known shaping approaches, such as a doctor blade method, in the shape of a sheet.

[0027] Next, the through hole 4 which has a cone configuration in each ceramic green sheet according to a inner layer circuit pattern is formed. The through hole 4 which has such a cone configuration can be easily obtained by applying a drilling method as shown below.

[0028] Here, formation of a through hole 4 is performed using the punching equipment which used the die 21 used as a receptacle mold, and the pin 22, as shown in drawing 5 . and in forming the through hole 4 which has a cone configuration As shown in drawing 5 (a), it is the bore diameter d_1 by the side of a die 21. Path d_2 of a pin 22 By setting up path clearance $(d_1 - d_2) / 2$ greatly As shown in drawing 5 (b), the through hole 4 4 which made opening area by the side of a die 21 larger than the opening area by the side of a pin 22, i.e., a conic through hole, can be formed in the ceramic green sheet 23.

[0029] Bore diameter d_1 by the side of a die 21 Path d_2 of a pin 22 Path clearance is $S_1 \geq 1.1S_2$ mentioned above although it should set up according to the opening area difference made into the object, the thrust of a pin 22, the consistency of the ceramic green sheet 23, etc. In order to make it satisfied, it is desirable to be referred to as 22 micrometers or more. Moreover, when forming the conic through hole 4, the consistency of the ceramic green sheet 23 is also important, and in order to control deformation of the ceramic green sheet 23 and to form the conic through hole 4 in stability, it is desirable to use the ceramic green sheet 23 of high density comparatively.

[0030] In addition, although there is blanking or a possibility of becoming easy to generate ** when path clearance is enlarged, the densification of the ceramic green sheet 23 is effective also to such blanking or prevention of **. furthermore, the time of punching -- air -

- sending in -- the cure of preventing that the ceramic green sheet 23 is charged with static electricity according to friction at the time of blanking in preventing adhesion of ** **** is also effective to blanking or the prevention by ** got blocked.

[0031] Moreover, as shown in drawing 6 , the through hole 4 4 which made opening area by the side of a die 21 larger than the opening area by the side of a pin 24 by punching Lycium chinense for the ceramic green sheet 23 at the ceramic green sheet 23 as shown in drawing 6 (b), i.e., an approximate circle drill-like through hole, can be formed using the pin 24 which made the head configuration hemispherical. according to the pin 24 by which this made the head configuration hemispherical, the path clearance of a pin 24 and a die 21 does not become fixed -- in addition, since blanking nature falls somewhat, although a pin 24 side is made as for punching Lycium chinense to pin ****, a gestalt by which the ceramic green sheet 23 is torn off is shown, and bigger opening than the diameter of a pin is obtained by the die 21 side. Thus, the approximate circle drill-like through hole 4 is formed. Also in this case, it is desirable to use the ceramic green sheet 23 of high density comparatively like the above, and it is the same also about other blanking or *****.

[0032] Furthermore, the conic through hole 4 can be formed also by bundling up to a ceramic green sheet and forming a through hole using a high power laser beam, for example, an about [output 150W] YAG laser etc. Package formation of the through hole by the laser beam carries out except a through hole formation part by carrying out the package exposure of the laser beam from a mask with a wrap with a mask etc.

[0033] After forming the conic through hole 4 in a ceramic green sheet by approach which was mentioned above, as shown in drawing 3 , it is filled up with conductive paste 9 using a squeegee 10 from the large area opening 4a side. Thus, by filling up a through hole 4 with conductive paste 9, as mentioned above, to all the through holes 4, it is high-density and can be filled up with conductive paste 9.

Subsequently, according to a inner layer circuit pattern, conductive paste is applied by screen-stencil etc. on each ceramic green sheet.

[0034] Then, while being filled up with conductive paste in the above-mentioned through hole 4, the laminating of two or more ceramic green sheets which printed conductive paste on the front face is carried out, and it pressurizes, heating this. This green sheet sticking-by-pressure object is arranged on burning tools, such as a setter, and is calcinated in a predetermined gas ambient atmosphere. Thus, the multilayer ceramic circuit board of this invention is obtained by carrying out simultaneous

baking of a ceramic green sheet and the conductive paste.

[0035]

[Example] Next, the concrete example of this invention is explained.

[0036] an example 1 -- first, the alumimium nitride green sheet of two or more sheets was prepared, and the conic through hole was formed in these by the approach shown in drawing 5 . Under the present circumstances, the path clearance of a die 21 and a pin 22 is 30 micrometers. It set up. the configuration of the obtained through hole - - the diameter of opening of large area opening -- abbreviation 100 micrometers it is -- a facet -- the diameter of opening of product opening -- about 60 micrometers it was . Subsequently, as shown in drawing 3 , in these through holes 4, the tungsten paste was used from the large area opening 4a side, and it was filled up with the squeegee 10. After drying this tungsten paste, the tungsten paste was printed on the alumimium nitride green sheet by using a small area opening side as a front face.

[0037] Next, the laminating of these alumimium nitride green sheet is carried out, and it is a pan. It pressed by the pressure of 100kg and the laminate-molding object was produced. It is in nitrogen in the condition of having arranged in the burning tools made from alumimium nitride after cutting this laminate-molding object in the substrate dimension and degreasing in a nitrogen air current. The multilayer alumimium nitride circuit board was obtained by calcinating by 2093K and calcinating alumimium nitride and a tungsten simultaneously. In addition, it plated in the surface pad section.

[0038] Moreover, the multilayer alumimium nitride circuit board was produced like the above-mentioned example 1 as an example of a comparison with this invention except forming a straight-way-type-like through hole (the diameter of opening = abbreviation 100 micrometers) in an alumimium nitride green sheet.

[0039] Thus, at the multilayer alumimium nitride circuit board by the example 1 of a comparison, it is abbreviation to there having been no opening of wiring at the multilayer alumimium nitride circuit board according to an example 1 when the wiring condition of each multilayer alumimium nitride circuit board by the example 1 and the example 1 of a comparison which were acquired was inspected. Opening had occurred in 35% of wiring. Moreover, when wiring resistance of each [these] multilayer alumimium nitride circuit board was investigated, at an example 1, it is the abbreviation of the example 1 of a comparison. 80% of wiring resistance was obtained and it checked that low resistance wiring was realizable. Furthermore, when the cross-section structure of

inner layer wiring of an example 1 was observed with the scanning electron microscope, existence of air bubbles was not seen at all. [0040] By the approach shown in the example 2 alumimum-nitride green sheet at drawing 6 , the multilayer alumimum nitride circuit board was produced like the above-mentioned example 1 except forming an approximate circle drill-like through hole. in addition, the configuration of the obtained through hole -- the diameter of opening of large area opening -- abbreviation 100 micrometers it is -- a facet -- the diameter of opening of product opening -- about 85 micrometers it was . Thus, the obtained multilayer alumimum nitride circuit board was also what has a good property like an example 1.

[0041] The YAG laser of output 150W was used for the example 3 alumimum-nitride green sheet, and the multilayer alumimum nitride circuit board was produced like the above-mentioned example 1 except forming an approximate circle drill-like through hole. in addition, the configuration of the obtained through hole -- the diameter of opening of large area opening -- abbreviation 100 micrometers it was . Thus, the obtained multilayer alumimum nitride circuit board was also what has a good property like an example 1.

[0042]

[Effect of the Invention] Since the poor pack density of the local conductive paste inside a through hole can be prevented while according to this invention being stabilized to many through holes and filled up with conductive paste, as explained above, while excelling in connection dependability, it becomes possible to offer the multilayer ceramic circuit board which has low wiring resistance with sufficient repeatability.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the important section sectional view showing 1 operation gestalt of the multilayer ceramic circuit board of this invention.

[Drawing 2] It is the sectional view expanding and showing the through hole part of the multilayer ceramic circuit board shown in drawing 1 .

[Drawing 3] It is the sectional view showing the restoration condition of the conductive paste to a through hole.

[Drawing 4] It is the sectional view showing the example of 1 configuration of the semiconductor package produced using the multilayer ceramic circuit board shown in drawing 1 .

[Drawing 5] It is drawing showing the 1 formation approach of a cone-like through hole.

[Drawing 6] It is drawing showing other formation approaches of a cone-like through hole.

[Description of Notations]

1 Multilayer ceramic circuit board

2 Multilayer ceramic substrate

3 Inner layer wiring

4 Cone-like through hole

5 Conductor layer with which it filled up in the through hole

6 a conductor -- a circuitry layer

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

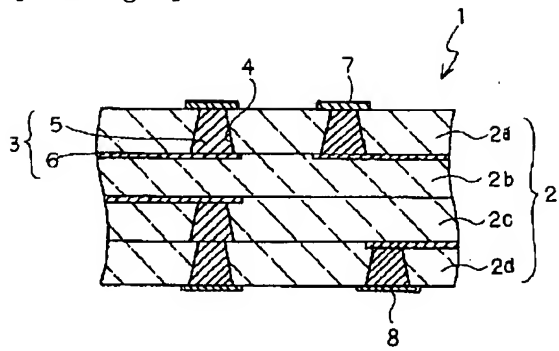
1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

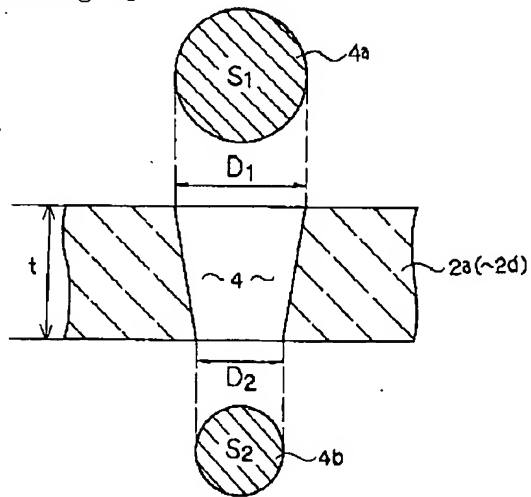
3. In the drawings, any words are not translated.

DRAWINGS

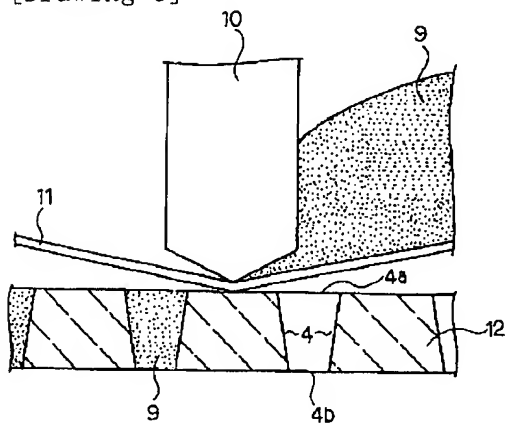
[Drawing 1]



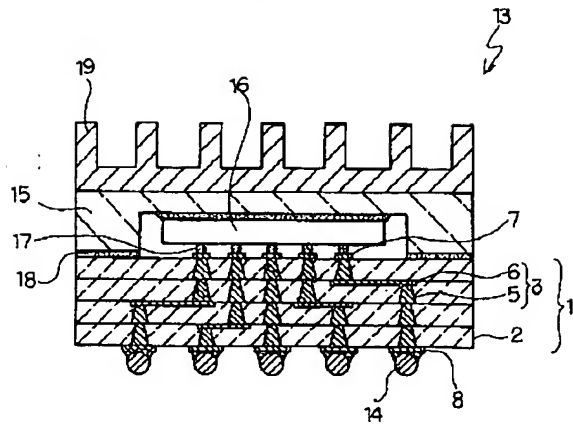
[Drawing 2]



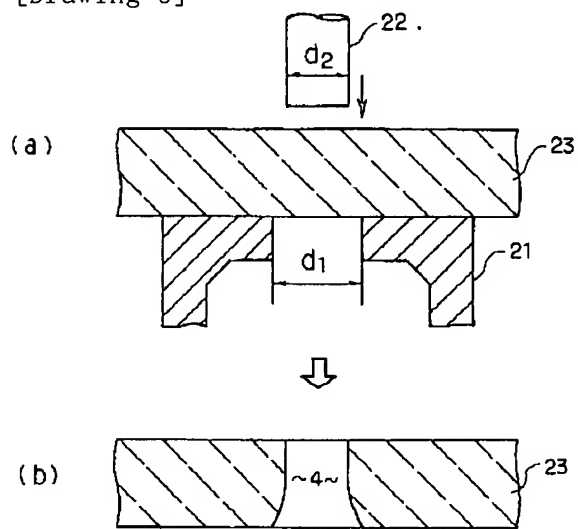
[Drawing 3]



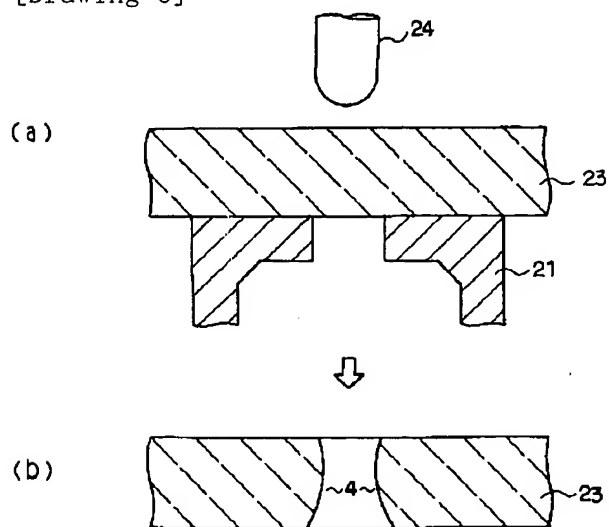
[Drawing 4]



[Drawing 5]



[Drawing 6]



[Translation done.]